



電子部品・実装技術委員会

2022年度公開研究会 主催：電子部品実装技術委員会

◆公開研究会のご案内

◆テーマ Chiplet/2.x-D最先端半導体実装対応サブストレート基板、 材料/装置/製造とサプライチェーンの最新現状と課題

ムーアの法則で知られる半導体微細化の限界が問われる中、Wafer Level Package、2.x-D実装(2.1/2.3/2.5/3-D)や部品内蔵技術によるSystem統合、更には、“Chiplet”など、新しいSolutionの提案がなされている。これらのPackageの多くは、最終的には、FC-BGA/LGAの形態を採ることが多い。それに伴い、複数のデバイスやPackageを搭載するSubstrate/Interposerに求められる難易度も飛躍的に高まっている。高密度化/高集積度化/高性能・機能化されたデバイスの受け皿である、Substrate/ Interposer無くして、これら高機能デバイスの性能確保のみならず、品質・信頼性や安定供給を期待することはできない。

今回の公開研究会では、この最先端半導体の受け皿である先端配線基板技術に焦点を当て、材料/装置/Process/Manufacturing、および、安定供給確保のためのSupply Chainの現状と課題について、業界のリーダの方々に解説していただきます。多数の方々のご参画をお待ち致しています。みんなで議論し、有効な情報を共有・発信しましょう。

開催日時 2023年2月02日 12:45～17:30

開催方式 Hybrid研究会 (現地・対面+Online/Zoom Webinarシステム利用)

開催場所; AIRBIC (新川崎/創造のもり) ~~(先着150名まで)~~
(現地会場準備の関係で現地参加は締め切りとなりました。)

AIRBIC; <https://kawasaki-sozonomori.jp/airbic/>

Zoom Webinar (先着100名まで)

※参加URL等の聴講情報は、申込受付時のメールにてご連絡致します。

12:45～12:50

オープニング 電子部品・実装技術委員会 委員長 土門 孝彰 挨拶

12:50～13:00

本日の講演会の趣旨 『半導体、活かすも殺すも基板次第』 NEP Tech. S&S 西田 秀行

13:00～13:40

「テーマ 『次世代FC-BGA/パッケージのプロセス開発と今後の課題』のご紹介」
新光電気工業株式会社 第一PLP事業部 近藤 人資 氏

<概要>

5G 及びDX時代が到来し、半導体の高機能及び高性能化が進み、Chiplet、3D-IC及び 2.XD~3D実装技術の提案がなされている。それらの受け皿であるFC-BGA/パッケージも付随して、製造プロセスの難易度が増している。次世代FC-BGA/パッケージのプロセス開発の現状と課題について紹介する。

13:40～14:20

「テーマ 『次世代半導体パッケージ基板用絶縁材料の開発状況』のご紹介」
味の素株式会社 アミノサイエンス事業本部 バイオ・ファイン研究所
マテリアル&テクノロジーソリューション研究所 渡邊 真俊 氏

<概要>

半導体の処理速度の向上に伴い、パッケージ基板にはより低誘電正接で微細配線に対応した絶縁材料が求められている。このニーズに対し、当社では低極性樹脂を用いた低誘電正接ビルドアップフィルム、ナノファイバーを用いた微細配線対応ビルドアップフィルムを開発した。本講演では最近の開発材料について紹介する。

14:20～15:00

「テーマ 『先端パッケージ・サブストレートを支えるコア基材の最新動向』のご紹介」
昭和電工マテリアルズ株式会社 情報通信事業本部 情報通信開発センター 積層材料開発部
(2023.1.01以降;株式会社レゾナック エレクトロニクス事業本部 開発センター積層材料開発部)

尾瀬 昌久 氏

<概要>

2.5D実装、Chipletなど、さまざまな実装技術の提案が進んでいるが、これらの実装形態の実現にはサブストレートがその機能を十分に発揮する必要がある。一方、複雑化する実装方式、大型化するサブストレートが必要となることにより、実装工程中でのそりの顕在化、さらには実装歩留の低下など、多くの課題に直面している。こうした大型サブストレートでの課題を解決するため、これら先端パッケージ基板向けに低熱膨張積層材料の最新の開発状況、今後の動向について紹介する。

15:00～15:15 (休憩 15分)

15:15～15:55

「テーマ 『パッケージ基板用ソルダーレジストおよび関連材料』のご紹介」

太陽インキ製造(株) 取締役 技術開発担当 高 明天 氏

<概要>

近年、半導体パッケージの高密度化が進んでおり、そのため、半導体パッケージ基板に用いられるソルダーレジストにも様々な性能改善が求められている。また、ソルダーレジストの感光性樹脂としての特徴を生かし、低CTEと低硬化温度を特徴とした層間絶縁フィルムとしての応用も始められており、当該用途での改良も進んでいる。本発表では半導体パッケージ基板用ソルダーレジストについて最近の開発動向を述べるとともに、感光性層間絶縁フィルムとしての応用について述べる。

15:55～16:35

「テーマ 『Advanced package process に対応したステップ&リピート投影露光装置の現状と課題』のご紹介」
ウシオ電機株式会社 事業統括本部システムソリューション事業部光プロセスGBU

設計技術第一部基板プロセス課 高橋 遼太郎 氏

<概要>

近年、半導体素子の微細化だけでなく、チップレット化による高度なパッケージング技術が数多く提案・開発されています。本発表ではAdvanced package process に対応したステップ&リピート投影露光装置の現状と課題について解説します。

16:35～17:15

「テーマ 『FCBGA基板市況と今後の展望』のご紹介」

AZ Supply Chain Solutions.

亀和田忠司 氏

<概要>

半導体基板 (FCBGA) の需要供給状況と今後の見通し

『2010年から2018年の凡そ10年間、パソコンやサーバー用のプロセッサに使用されるFCBGA基板とそのサプライチェーンの製造メーカー (装置、材料)は、過剰供給状態での苦しい経営を強いられてきた。2019年を境に状況が一転し、需要が急増、一気に未曾有の供給不足に陥る。10年間の過剰供給の原因、ここ数年の需要高騰の要因、半導体が不況サイクルに入らる中での長期的なリスクについて検証する。』

注(亀和田様は、米国アリゾナ在住です。コロナ感染の状況、その他の事情で、Online での講演になる可能性があります。)

17:15～17:30 (Q&A, Discussions) 全員

※プログラムは変更になることがありますので、ご了承ください。

講演会終了後に名刺交換会(交流会)の予定をしています。

(会費制・参加費:3,000円/人予定 30名限定、定員になり次第締め切りとさせていただきます。)

(場所: AIRBICラウンジ(精養軒)予定)

(コロナ感染状況で、中止になる場合があります。)

現地参加でお申し込みの方は、申込時に『名刺交換会への参加の 可/否』をお知らせ下さい。

参加要項

定員 ~~現地:150名~~ (現地会場準備の関係で現地参加は締め切りとなりました。)
WEB:100名(先着申込順 定員になり次第締め切ります)

参加費(消費税込み)

正会員:5,000円、学生会員:1,000円、研究会会員:別払い、シニア会員:1,000円

名誉会員: 無料、賛助会員の社員:5,000円、賛助会員(クーポン利用):無料

非会員一般:10,000円 非会員学生:2,000円

名刺交換会(交流会)参加費:別途(希望者:3000円)※30名限定、定員になり次第締め切りとさせていただきます。

注意事項(参加方法)

- ①申込が受理されますと、**返信メールで公開研究会への参加URLやお支払いに関する情報**をご連絡致します。
- ②ご申請の手順に従って、参加費のお支払いをお願い致します。
(お支払い方法:銀行振込・クレジットカード決済)
- ③請求書や振込確認後の領収書のご発行は、返信メールのマイページから出力が可能です。
- ④WEBの請求書が原紙扱いになりますので、ご了承ください。
- ⑤賛助・特別クーポンは、1枚/1口まで(複数口の場合は口数分)利用可能です。申込時にクーポン番号等の全項目を記入しないと、利用できません。※複数枚使用希望がある場合はお問い合わせください。
*キャンセルポリシー
お申込み後のキャンセルはできません。

下記から参加申し込みをお願いします。

①現地参加の方

会員/賛助/非会員

(現地会場準備の関係で
現地参加は締め切りとなりました。)

②WEB参加の方

会員/賛助/非会員

※クーポン使用の場合は「クーポン利用」をご選択ください。

問い合わせ先 一般社団法人エレクトロニクス実装学会

E-mail: info@jiep.or.jp

(メールアドレスは¥を@に置き換えてください)