



先端ファブ리케이션研究会主催 第11回(2024年度)公開研究会

主催：先端ファブ리케이션研究会

◆公開研究会のご案内

「プリント配線板製造における ドライブプロセス/ウェットプロセス 最新技術動向」
エレクトロニクス実装学会・配線板製造技術委員会／先端ファブ리케이션研究会では、2.xD
および3D実装技術関連に対し、今年度は基板製造装置に着目し、ドライとウェットプロセスの両
側から見た実装技術の最新トレンドを研究していきます。

開催日時 2024年11月22日(金) 13:10~16:55

開催方式 現地開催 & WEB (Zoom Webinarシステム利用) ハイブリッド

開催場所： 回路会館地下1F会議室

※参加URL等の聴講情報は、申込受付時のメールにてご連絡致します。

13:10~13:15

オープニング

開会挨拶 近藤 英一 氏 配線板製造技術委員会 委員長

13:15~14:05

講演① 「State-of-the-Art BBCube 3D System Enabled by Wafer-Level 3D Integration」

東京工業大学 大場 隆之氏【現地講演】

<概要> The Bumpless Build Cube (BBCube) 3D offers terabyte-level bandwidth while minimizing power consumption. In response to the evolving landscape of heterogeneous 3D integration, BBCube 3D seamlessly integrates CPU/GPU chiplets and DRAM wafers through a hybrid process that combines Wafer-on-Wafer (WOW) and Chip-on-Wafer (COW) techniques.

The Via-Last bumpless TSV process is instrumental in reducing wiring length to under 10 micrometers, enabling high-density parallel interconnects for multi-stack die-to-die links. Furthermore, the Via-Last process, implemented through sputtering matured in BEOL, ensures highly reliable metal-metal contact, surpassing mechanical attachment processes like Cu-Cu hybrid bonding in reliability. The use of high-density, shortest TSV interconnects results in the lowest thermal resistance, facilitating the development of multi-stack devices while reducing the footprint of 3D systems.

14:05~14:45

講演② 「次世代Chiplet製造を支えるアルバックの中工程用真空装置」

株式会社アルバック 藤長 徹志氏【現地講演】

<概要> 指数関数的に増大するデータ量に対し、半導体デバイスの微細化に限界が見え始めた「More Moore」の時代を経て、「More than Moore」と呼ばれる実装技術による半導体チップの高性能化に期待が寄せられています。これまで実装は後工程とされ、真空装置の利用が多くはない分野ではありましたが、実装のスケーリングが1 μ mに迫る現在、前工程の技術を応用し、後工程と融合させた中工程が注目されています。

アルバックはこれまで、FPD業界におけるガラス基板への成膜装置や、半導体前工程用処理装置の経験を積んできました。これらの技術を活かし、中工程用の真空装置に関する最新の取り組みについて報告いたします。

14:45～15:25

講演③「超短パルスレーザーによるガラス切断技術:TOP-Cleave」
TRUMPF株式会社 太田 道春氏【現地講演】

<概要>超短パルスレーザーの特徴を生かして透明材料内部に改質層を作製し、そこを起点として材料を分離する技術:TOP-Cleaveについての報告します。従来のストレートエッジ形状だけでなく、面取りやCシェイプ等の様々な断面形状形成に対する取り組みも紹介します。

(休憩10分)

15:35～16:15

講演④「インクジェット工法の制度問題を解決するNeuralJet™とその応用分野」
エレファンテック株式会社 杉本 雅明氏【現地講演】

<概要>エレファンテックはインクジェットで電子基板の配線部分をパターンニングし、環境負荷の低いAM工法で量産している数少ない企業である。印刷精度と高生産性の両立を目指してAIによる学習機能を搭載した生産装置の説明と、その応用分野の可能性について言及予定。参加者皆さんとの議論を期待する。

16:15～16:55

講演⑤「次世代めっき工程へのプラズマプロセス援用」
株式会社JCU 山本 泰望氏【現地講演】

<概要>技術革新に伴い基板製造の難易度が高まる中、「プラズマとめっきの融合」は重要度がますます高くなっています。そこでプラズマに関する基本原理および当社プラズマ装置の紹介、また各工程でのプラズマ処理およびその効果の解説を行います。

※プログラムは変更になることがありますので、ご了承ください。

参加要項

定員 回路会館地下1F会議室:50名(先着申込順 定員になり次第締め切ります)
WEB (Zoom Webinar): 200名(先着申込順 定員になり次第締め切ります)

参加費(消費税込み)

正会員:5,000円、学生会員:1,000円、研究会会員:別払い、シニア会員:2,000円
名誉会員:無料、賛助会員の社員:5,000円、賛助会員(クーポン利用):無料
非会員一般:10,000円、非会員学生:2,000円、協賛団体(JPCA会員):5,000円

注意事項(参加方法)

- ①申込が受理されますと、返信メールで公開研究会への参加 URLやお支払いに関する情報をご連絡致します。
 - ②ご申請の手順に従って、参加費のお支払いをお願い致します。
(お支払い方法:クレジットカード決済またはコンビニ決済のみ)(手数料学会負担)
 - ③領収書(宛名会社名選択可)のご発行は、返信メールのマイページから決済後に即日出力が可能です。
 - ④WEBの領収書が原紙扱いになりますので、ご了承ください。
 - ⑤賛助・特別クーポンは、1枚/1口まで(複数口の場合は口数分)利用可能です。申込時にクーポン番号等の全項目を記入しないと、利用できません。※複数枚使用希望がある場合はお問い合わせください。
- *キャンセルポリシー
お申込み後のキャンセルはできません。

下記から参加申し込みをお願いします。

会員

賛助会員

協賛会員

非会員

※クーポン使用の場合は「クーポン利用」をご選択ください。

問い合わせ先 一般社団法人エレクトロニクス実装学会
E-mail: info¥jiep.or.jp(メールアドレスは¥を@に置き換えてください)