

# 部品内蔵技術委員会主催 2022年度第二回公開研究会

主催：EPADs技術調査委員会

## ◆公開研究会のご案内

部品内蔵技術委員会のEPADs技術調査研究会より2022年度第二回目となる公開研究会を開催します。

今回のテーマは「VUCAを想定したものづくり技術や材料」となります。変動する時代に合わせ開発されているものづくり技術や材料について、様々な企業よりご紹介いただきます。

開催日時 2022年9月9日 13:10～17:10

開催方式 WEB研究会(Zoom Webinarシステム利用)

※参加URL等の聴講情報は、申込受付時のメールにてご連絡致します。

13:10～13:15 オープニング 司会 EPADs技術調査研究会 主査 藤村迅/幹事 梅本清貴

13:15～13:50 「テーマ ミリ波用フッ素樹脂基板の開発動向」  
中興化成工業株式会社 鳴澤 友稀 氏

### <概要>



Beyond 5G/6Gにおいて30GHz以上のミリ波帯域の周波数が検討されており、その中で高周波信号のロスが小さい低損失材料を誘電体とした基板が注目されております。プラスチック材料のなかで最も優れた低損失特性を有するフッ素樹脂ですが、高い融点と離型性を有するため銅箔との密着が得られづらいものになります。今回、フッ素樹脂ガラスクロス複合品と銅箔を積層させたリジット基板や、開発中のフッ素樹脂フィルムを用いたフレキシブルタイプのプリント基板材料を紹介致します。

13:50～14:25 「テーマ 高多層基板用材料 New-IBUKI™の紹介」

三菱ケミカル株式会社 鈴木 星冴 氏

### <概要>



次世代通信において、従来の素材は伝送損失が大きく、通信に支障をきたす恐れがある。弊社が開発した「New-IBUKI™」は、接着剤を用いずに一括多層プレス加工を容易に可能にした「IBUKI™」の原理を元に、誘電特性を大幅に改良した次世代高速通信対応の多層基板用材料である。本講演では、New-IBUKI™の特性と弊社が開発する低誘電材料などについて紹介する。

14:25～15:00 「テーマ 安心・安全を提供するパッケージング技術」

ルネサスエレクトロニクス株式会社 馬場 伸治 氏

### <概要>



考えるSOC、制御するMCU、駆動させるAnalog/Powerの各種半導体に要求される高速・大電流・高耐圧化などの実装課題に対して、目指している安心・安全なパッケージング技術動向を自動運転・電動化などに注目して紹介する。

15:00～15:35 「テーマ 実装評価プラットフォームのご紹介」

NTTエレクトロニクスクロステクノロジー株式会社 松井 亜紀子 氏/渡邊 諭 氏

### <概要>

実装評価プラットフォームとはICTハード技術開発で培った部品評価や実装プロセス検証をプラットフォームとして提供するものです。今回は、この概要と代表的な伝送損失プラットフォームについて、高周波測定技術や特徴ある共振器についてご紹介をいたします。

15:35～15:50 休憩

15:50~16:25 「テーマ MCEP®の要素技術と今後の展望」

新光電気工業株式会社 松澤 悟志 氏

<概要>

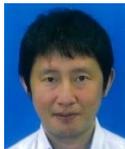


MCEP® (Molded Core embedded Package)は、上基板、埋め込み層、下基板の3層からなるデバイス内蔵パッケージである。従来の組立技術のみを用いていることとDie Last組立方式であることから、高い組立歩留りを実現している。また、材料選定やPKG構造の最適化により、パッケージ反りをコントロールできることが1つの特徴である。年々高まっている小型化・薄型化要求の実現にあたり、各種課題の対策事例を述べるとともに、今後の多ピン化・狭ピッチ化についても言及する。

16:25~17:00 「テーマ 溶融型導電性ペーストによる一括積層基板技術(F-ALCS/G-ALCS)」

FICT株式会社 酒井 泰治 氏

<概要>



溶融型導電性ペーストを用いたAny Layer IVH構造のF-ALCS(F-All Layer Z-Connection Structure)基板技術を開発した。本工法により、従来比2倍以上の配線収容能力を確保でき、またメッキプロセスと比較して工程数を簡略することで二酸化炭素排出量を約40%削減が実現可能である。また、本導電性ペースト技術を応用した多層ガラス基板技術についても併せて紹介する。

17:00~17:10 「テーマ 部品内蔵技術委員会及び関連研究会の活動紹介」

部品内蔵技術委員会 委員長(日本CMK株式会社) 猪川 幸司 氏

<概要>



昨今の部品内蔵技術の紹介及び部品内蔵技術委員会の活動、関連研究会である『EPADs標準化研究会』、『EPADsパワー素子内蔵研究会』、『EPADs三次元電子回路研究会』、『EPADsロードマップ研究会』について、主な活動内容と活動趣旨を紹介しします。

## 参加要項

定員 300名(先着申込順 定員になり次第締め切ります)

参加費(消費税込み)

正会員:5,000円、学生会員:1,000円、研究会会員:別払い、シニア会員:2,000円

名誉会員:無料、賛助会員の社員:5,000円、賛助会員(クーポン利用):無料

非会員一般:15,000円 非会員学生:2,000円 賛助団体会員:5,000円

## 注意事項(参加方法)

- ①申込が受理されますと、**返信メールで公開研究会への参加 URLやお支払いに関する情報**をご連絡致します。
  - ②ご申請の手順に従って、参加費のお支払いをお願い致します。  
(お支払い方法:銀行振込・クレジットカード決済)
  - ③請求書や振込確認後の領収書のご発行は、返信メールのマイページから出力が可能です。
  - ④WEBの請求書が原紙扱いになりますので、ご了承ください。
  - ⑤賛助・特別クーポンは、1枚/1口まで利用可能です。申込時にクーポン番号等の全項目を記入しないと、利用できません。
- \*キャンセルポリシー  
お申込み後のキャンセルはできません。

**下記から参加申し込みをお願いします。**

**会員/賛助/非会員の方**

※クーポン使用の場合は「クーポン利用」をご選択ください。

問い合わせ先 一般社団法人エレクトロニクス実装学会

E-mail: info@jiejep.or.jp

(メールアドレスは¥を@に置き換えてください)